|  |
| --- |
| **北 京 邮 电 大 学**  **实 验 报 告**  **课程名称 计算机组成原理**  **实验名称 双端口存储器原理**  **人工智能学院2020219111班 姓名 刘帅**  **教师 刁婷 成绩\_\_\_\_\_\_**  **2022年4月25日** |

|  |
| --- |
| 1. **实验任务及目的** 2. **实验任务：**    * + 1. **向双端口RAM的某个地址写入数据（左端口）**   **1.1向连续的地址写入**  **1.2向非连续的地址写入**   * + - 1. **向双端口RAM的某个地址读出数据（左、右端口）**   **2.1从连续的地址读出**  **2.2从非连续的地址读出**  **2.3通过左右端口从同一个地址同时读出**   1. **实验目的：** 2. **了解双端口静态随机存储器IDT7132的工作特性和使用方法** 3. **了解半导体存储器存储和读取数据的方式** 4. **了解双端口存储器并行读写方式** 5. **实验环境**   实验环境:TEC-8仿真软件   1. **实验过程描述（包括但不限于：实验过程记录表、实验要求中思考问题的操作流程、仿真软件连线截图、遇到的问题及解决方案）**   **3.1实验过程记录表：**    **讨论：**注意到，在实验过程记录中，并未出现ARINC与PCINC，，因为上述实验对于四个地址的读写为非连续读写，因此需要分别向SWD中进行输入，从而改变地址与数据。若将ARINC与PCINC置1，则在经过一个QD后，AR与PC中数值均加1，从而进行地址的连续读写。  **3.2思考题：**  **如何LAR为1，45H是否可以正确写入23H单元？**  答：可以正确写入，如图所示，T2的时钟上升沿提前于T3。因此，当23H单元欲写入45H数据时，数据总线DBUS中数据为45H,在一个QD内，首先左端口进行输入，此时数据成功写入23H单元。而后经过T3的上升沿，将总线中的数据45H写入AR,从而选定接下来的单元地址为45H.  **如果MEMW为1会发生什么事情？**  答：若此时MEMW为1，RAM左端口进行写功能，从而将23H作为数据输入至23H单元，从而替换了23H单元中的数据45H，无法达到后续数据读出效果。  **如果SBUS为1会发生什么事情？**  答：若此时SBUS为1，则SWD中的数据会被输出至总线，可能与DBUS中已存在的数据产生冲突。  **3.3仿真软件连线截图：**  实验总结：  本次实验采用TEC-8仿真软件进行实验，让我对数据传输流程有了一定了解，同时规范了实验操作，并掌握了RAM并行读写的方式，不过有时会操作失误，同时打开SBUS与DBUS，比较好奇如果实际操作会产生怎样的结果。 |

|  |
| --- |
| **北 京 邮 电 大 学**  **实 验 报 告**  **课程名称 计算机组成原理**  **实验名称 数据通路实验（独立方式）**  **人工智能学院2020219111班 姓名 刘帅**  **教师 刁婷 成绩\_\_\_\_\_\_**  **2022年4月29日** |

|  |
| --- |
| **一、实验任务及目的**  **①实验任务：**   * + - 1. **向通用寄存器堆R3-R0写入数据**       2. **将寄存器R0-R3中的数据写入双端口RAM的20H、21H、22H、23H的存储单元**       3. **从存储器20H、21H、22H、23H存储单元中读出数据，并存入寄存器R3-R0**       4. **显示寄存器R3-R0的值，检查数据传送是否正确**   **②实验目的：**   1. **进一步熟悉TEC-8模型计算机的数据通路** 2. **熟练掌握数据通路中各种控制信号的作用和用法** 3. **掌握数据通路中数据流动的路径**   **二、实验环境**  实验环境:TEC-8仿真软件  **三、实验过程描述（包括但不限于：实验过程记录表、实验要求中思考问题的操作流程、仿真软件连线截图、遇到的问题及解决方案）**  **3.1实验过程记录表：**    **讨论：**注意到，在实验过程记录中，并未出现ARINC与PCINC，，因为上述实验对于四个地址的读写为非连续读写，因此需要分别向SWD中进行输入，从而改变地址与数据。若将ARINC与PCINC置1，则在经过一个QD后，AR与PC中数值均加1，从而进行地址的连续读写。  **3.2思考题：**  图示  描述已自动生成**如何LAR为1，45H是否可以正确写入23H单元？**  答：可以正确写入，如图所示，T2的时钟上升沿提前于T3。因此，当23H单元欲写入45H数据时，数据总线DBUS中数据为45H,在一个QD内，首先左端口进行输入，此时数据成功写入23H单元。而后经过T3的上升沿，将总线中的数据45H写入AR,从而选定接下来的单元地址为45H.  **如果MEMW为1会发生什么事情？**  答：若此时MEMW为1，RAM左端口进行写功能，从而将23H作为数据输入至23H单元，从而替换了23H单元中的数据45H，无法达到后续数据读出效果。  **如果SBUS为1会发生什么事情？**  答：若此时SBUS为1，则SWD中的数据会被输出至总线，可能与DBUS中已存在的数据产生冲突。  图形用户界面  描述已自动生成**3.3仿真软件连线截图：**  实验总结：  本次实验采用TEC-8仿真软件进行实验，让我对数据传输流程有了一定了解，同时规范了实验操作，并掌握了RAM并行读写的方式，不过有时会操作失误，同时打开SBUS与DBUS，比较好奇如果实际操作会产生怎样的结果。 |
| **3.2思考并验证**  **同步从RAM的右端口读出数据应该如何操作，信号如何设置，PC7~PC0、INS7~INS0显示情况如何？**  答：同步从RAM右端口读出数据时，应设置LPC、PCINC为1，确保AR与PC同步变化，此时，PC7~PC0显示情况与AR7~AR0相同，INS7~INS0的显示情况与DBUS入口D7~D0显示情况相同。  **3.3仿真软件连线截图：**  四、实验总结  本次实验为一次较为综合的实验，使用上了第一次实验有关运算器和通用寄存器存取的相关操作，同时也使用了处理双端口RAM并行读写处理的相关操作，使我对计算机内部信号的传输流程及操作过程中的反馈有了进一步理解，掌握了数据通路中数据流动的路径。 |